



JZ8M1613

8 位 MTP 微控制器

用户数据手册

版本号 V1.4

2019 年 2 月



修改记录说明

版本号	修改说明	备注
V1.0	完成初稿	
V1.1	修改芯片类型说明	
V1.2	修改脚位图	
V1.3	新增10脚脚位	
V1.4	调整电气参数	



目录

1 芯片简介	5
1.1 功能特性	5
1.2 引脚分配	6
1.3 引脚说明	7
2 存储器结构	8
2.1 程序存储器区	8
2.2 数据存储器区	8
2.2.1 数据存储器结构	8
2.2.2 系统寄存器定义	9
3 系统时钟	11
3.1 系统时钟概述	11
3.1.1 OSCM 寄存器	11
3.1.2 IRCCAL 寄存器	11
4 中断	12
4.1 中断概述	12
4.1.1 OPTION 配置寄存器	12
4.1.2 INTCR0 中断控制寄存器 0	12
4.1.3 INTF0 中断标志寄存器 0	13
4.1.4 INTCR1 中断控制寄存器 1	13
4.1.5 INTF1 中断标志寄存器 1	13
5 端口	14
5.1 IOA 端口	14
5.1.1 IOA 数据寄存器	14
5.1.2 IOA 方向寄存器	14
5.1.3 IOA 上拉使能寄存器	14
5.1.4 IOA 端口模式控制寄存器	14
5.2 IOB 端口	14
5.2.1 IOB 数据寄存器	14
5.2.2 IOB 方向寄存器	15
5.2.3 IOB 上拉使能/翻转点选择寄存器	15
5.2.4 IOB 端口模式控制寄存器	15
5.3 IO 端口其他功能	15
5.3.1 IOB 变化中断使能寄存器	15
5.3.2 IOA/IOB 下拉使能寄存器	16
5.3.3 IO 弱驱动选择寄存器	16
5.3.4 IO 强驱动选择寄存器	16
6 定时器 0/1(TC0/1)	17
6.1 概述	17
6.1.1 TxCR 控制寄存器	18
6.1.2 TCxCL TCx 计数器低 8 位/周期寄存器	18
6.1.3 TCxCH TCx 计数器高位	18
7 脉宽调制模块 PWM0	19



7.1 概述	19
7.1.1 PWMxCR 控制寄存器	19
7.1.2 PWM0D 数据寄存器	19
8 脉宽调制模块 PWM1	20
8.1 概述	20
8.1.1 PWM1CR 控制寄存器	20
8.1.2 PWM1DH 数据高位	21
8.1.3 PWM1DL 数据低位	21
8.1.4 PWMDEADT PWM1 死区控制寄存器	21
8.2 PWM 输出波形示例	22
8.2.1 互补 PWM 输出	22
8.2.2 带死区的互补 PWM 输出	22
8.2.3 8+4 位分辨率模式	23
8.2.4 有效电平选择	23
9 模数转换器(ADC)	24
9.1 概述	24
9.1.1 ADCON0 寄存器	24
9.1.2 ADCON1 寄存器	24
9.1.3 ADCON2 寄存器	25
9.1.4 ADH ADC 数据高位	25
9.1.5 ADL ADC 数据低位	25
9.1.6 AD 转换时间	25
10 看门狗 (WDT)	26
10.1 概述	26
10.1.1 OPTION 配置寄存器	26
10.1.2 WDTC 看门狗控制寄存器	26
11 芯片配置字 (OPTION BIT)	27
12 电性参数	28
12.1 极限参数	28
12.2 直流特性	28
13 封装尺寸信息	29
13.1 16PIN 封装尺寸	29
13.2 14PIN 封装尺寸	30
13.3 10PIN 封装尺寸	31
13.4 8PIN 封装尺寸	32



1 芯片简介

1.1 功能特性

CPU 配置

- 高性能精简指令
- 1K×16位的MTP程序存储器
- 64×8位的数据存储器
- 5级堆栈缓存器
- 支持查表指令

I/O 配置

- 最多14个双向I/O口
- 可编程弱上拉/弱下拉口IOA/IOB
- 支持I/O口电平变化中断
- 2个可变翻转点I/O

工作电压

- 工作电压范围：
 - 1. 8V~5. 5V (0°C~70°C)
 - 2. 3V~5. 5V (-40°C~85°C)

工作频率（基于 2Clock）

- 内置 IRC 高速振荡电路：
16MHz
- 内置 IRC 低速振荡电路：
32KHz (5V)
- 系统工作模式：
 - 普通模式：高低速时钟同时工作
 - 绿色模式：TC0/TC1 周期唤醒
 - 休眠模式：高低速时钟都停止工作

外围模块

- TC0/TC1：8位(带自动重载) /16位定时器/计数器，支持BUZZER输出
- 2路PWM
- 8+3路12位ADC
 - 内嵌参考电压2V、3V、4V、VDD
 - 8路外部输入
 - 1路内部电源电压检测VDD/4
 - 1路内部GND电压检测
 - 1路内部参考电压检测

中断源

- 定时器中断：TC0/TC1
- 外部中断：INT0, INT1
- I/O口电平变化中断
- ADC转换中断

特性

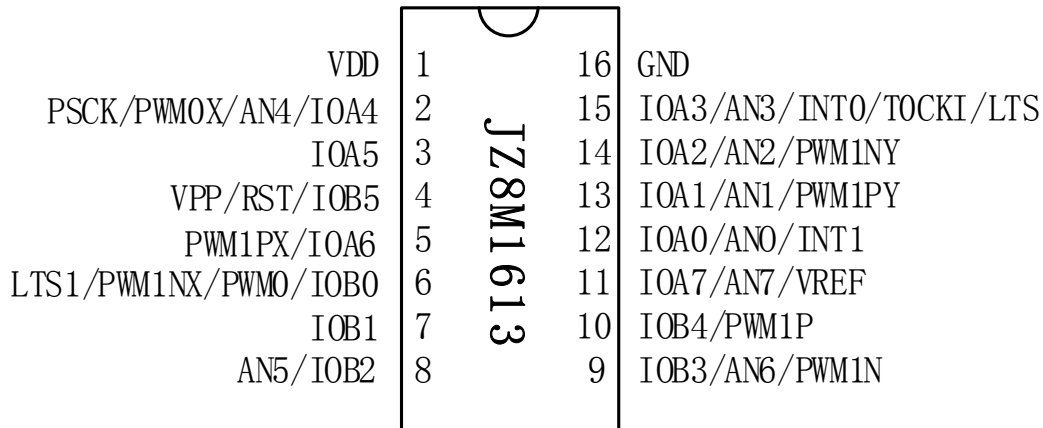
- 可编程代码保护
- 多级LVR低压复位
- 看门狗定时器

封装类型

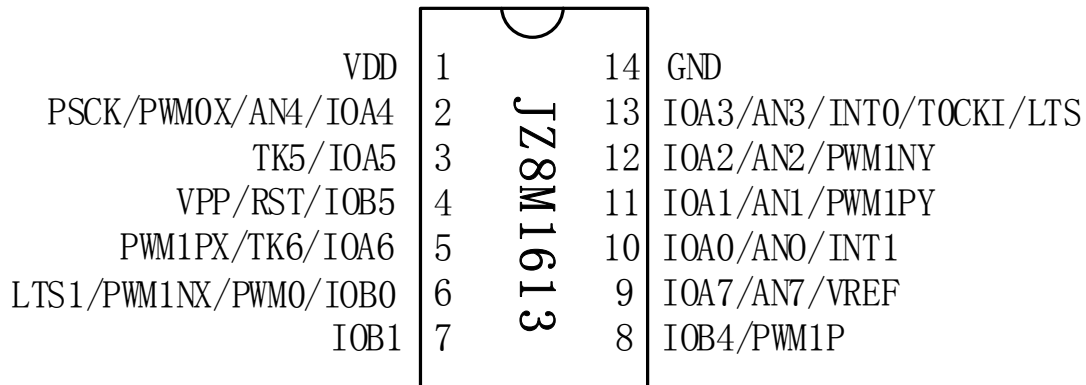
- JZ8M1613-SOP16;
- JZ8M1613-SOP14;
- JZ8M1613-MSOP10;
- JZ8M1613-SOP8;



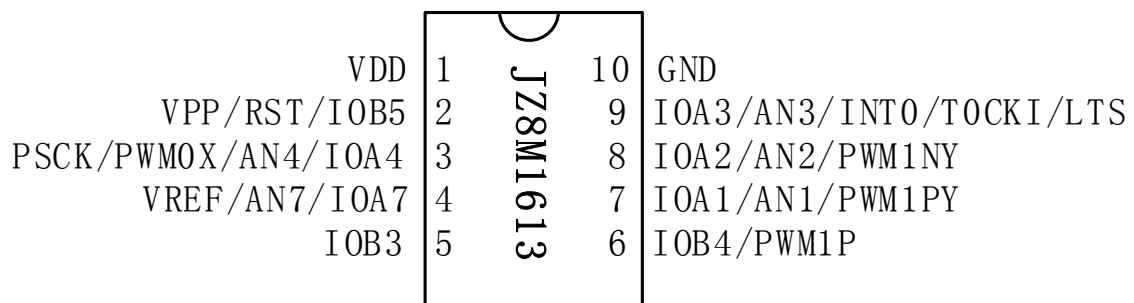
1.2 引脚分配



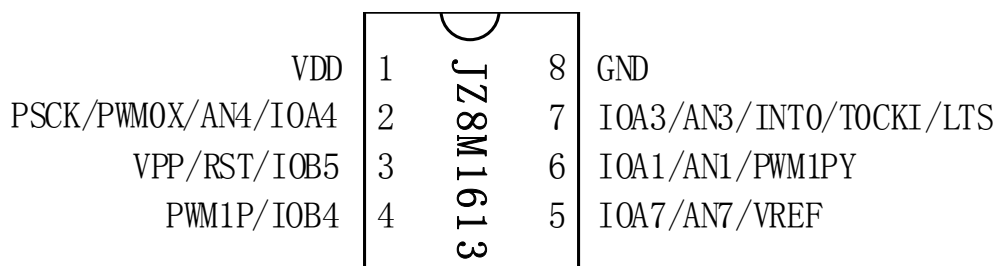
JZ8M1613-16PIN 脚位图



JZ8M1613-14PIN 脚位图



JZ8M1613-10PIN 脚位图



JZ8M1613-8PIN 脚位图



1.3 引脚说明

名称	类型	说明
VDD, GND	P	电源输入端
IOA0	I/O	输入/输出 IO, SMT, 上拉电阻
AN[0]	A	AD 通道 0
INT1	I	外部中断
IOA1	I/O	输入/输出 IO, SMT, 上拉电阻
AN[1]	A	AD 通道 1
PWM1PY	O	PWM1P 输出端口
IOA2	I/O	输入/输出 IO, SMT, 上拉电阻
AN[2]	A	AD 通道 2
PWM1NY	O	PWM1N 输出端口
IOA3	I/O	输入/输出 IO, SMT, 上拉电阻
AN[3]	A	AD 通道 3
INT0	I	外部中断
LT_SO	I	可编程低翻转点输入
TOCKI	I	外部时钟输入
PSDA	I/O	编程用
IOA4	I/O	输入/输出 IO, SMT, 上拉电阻
AN[4]	A	AD 通道 4
PWMOX	O	PWMO 输出端口
PSCK	I/O	编程用
IOA5	I/O	输入/输出 IO, SMT, 上拉电阻
IOA6	I/O	输入/输出 IO, SMT, 上拉电阻
PWM1PX	O	PWM1P 输出端口
IOA7	I/O	输入/输出 IO, SMT, 上拉电阻
AN[7]	A	AD 通道 7
VREF	A	AD 外部参考电压输入
IOB0	I/O	输入/输出 IO, SMT, 上拉电阻, 电平变化中断
PWMO	O	PWMO 输出端口
PWM1NX	O	PWM1N 输出端口
LT_S1	I	可编程低翻转点输入
IOB1	I/O	输入/输出 IO, SMT, 上拉电阻, 电平变化中断
IOB2	I/O	输入/输出 IO, SMT, 上拉电阻, 电平变化中断
AN[5]	A	AD 通道 5
IOB3	I/O	输入/输出 IO, SMT, 上拉电阻, 电平变化中断
AN[6]	A	AD 通道 6
PWM1N	O	PWM1N 输出端口
IOB4	I/O	输入/输出 IO, SMT, 上拉电阻, 电平变化中断
PWM1P	O	PWM1P 输出端口
IOB5	I/O	输入/输出 IO, SMT, 上拉电阻, 电平变化中断
RSTB	I	外部复位输入, 上拉电阻
VPP	P	编程高压电源

注： I = 输入 O = 输出 I/O = 输入/ 输出 P = 电源 A = 模拟信号



2 存储器结构

2.1 程序存储器区

地址	说明
0x0000	复位向量
0x0001 ~ 0x0007	用户区
0x0008	中断向量
0x0009 ~ 0x03FF	用户区

程序存储器区结构图

2.2 数据存储器区

2.2.1 数据存储器结构

数据寄存器分为两个 256 字节的块区，共 512 字节，地址 0x000~0x1FF。其中 0x000~0x03F 为通用寄存器（RAM），0x080~0x0FF 分配给特殊功能寄存器，而 0x100~0x1FF 空间完全映射到 0x000~0x0FF 地址，所以可用 INDF0 和 INDF1 对所有数据寄存器空间进行间接寻址。

具体地址分配参照下表：

地址	区域	间接寻址 INDF0	间接寻址 INDF1	间接寻址 INDF2	直接寻址
0x1FF ~ 0x100	映射到 0x1FF-0x100	NO	YES	YES	YES
0x0FF ~ 0x080	SFR	YES	NO		
0x03F ~ 0x000	GPR	YES	NO		



2.2.2 系统寄存器定义

数据寄存器映射表								
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
0x000 ~ 0x038	GPR							
0x040 ~ 0x0A8	RESERVE							
0x0B0	INDF0	FSR0	-	-	-	-	-	-
0x0B8	INDF1	FSR1	PCL	STATUS	OPTION	OSCM	WDTC	IOICR
0x0C0	INDF2	HBUF	-	-	INTCRO	INTF0	INTCR1	INTF1
0x0C8	IOA	OEA	PUA	ANSA	IOB	OEB	PUB	ANSB
0x0D0	-	-	-	-	-	IOLDS	IOHDS	PDAB
0x0D8	PWMOCR	PWMOD	-	-	PWM1CR	PWM1DH	PWM1DL	PWMDEADT
0x0E0	-	-	-	-	-	-	-	-
0x0E8	TOCR	TCOCL	TCOCH		T1CR	TC1CL	TC1CH	-
0x0F0	-	-	-	ADCON2	ADCON0	ADCON1	ADH	ADL
0x0F8	-	-	-	-	-	-	-	-

INDF0 间接寻址寄存器 0

访问 INDF0 寄存器时，实现间接寻址模式 0，访问到的是 FSR0 寄存器所指向的寄存器内容，间接寻址模式 0 仅可寻址通用寄存器区 0x0000~0x00FF 空间。

INDF1 间接寻址寄存器 1

访问 INDF1 寄存器时，实现间接寻址模式 1，访问到的是 FSR1 寄存器所指向的寄存器内容，间接寻址模式 1 仅可寻址通用寄存器区 0x0100~0x01FF 空间。

FSR0 间接寻址指针 0

利用间接寻址模式 0 访问通用寄存器时，FSR0 为地址指针；当以间接寻址模式 2 访问通用寄存器时，FSR0 作为地址指针的低位。

FSR1 间接寻址指针 1

利用间接寻址模式 1 访问通用寄存器时，FSR1 为地址指针；当以间接寻址模式 2 访问通用寄存器时，FSR1 作为地址指针的高位。

HBUF 查表数据高 8 位

利用 RDT 指令读取程序区数据时，读到的 16 位数据高 8 位放在 HBUF 中。

PCL 程序计数器指针低位

OBAH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCL	PCL7	PCL6	PCL5	PCL4	PCL3	PCL2	PCL1	PCL0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	1	0	0	0

Bit[7:0] PCL[7:0]: 程序计数器指针低位。

用户将该 PCL 作为目的操作数做加法运算时 (ADDRA PCL、ADCRA PCL)，13 位 PC 值参与运算，运算结果写入 PC，实现程序的相对跳转；加法运算外的其它运算时，仅 PCL 参与运算，PCH 保持不变。PCH 不可寻址。



STATUS 状态寄存器

0BBH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STATUS	-	-	-	-	-	Z	DC	C
读/写	-	-	-	-	-	R/W	R/W	R/W
复位后	-	-	-	-	-	X	X	X

Bit 2 Z: 零标志.

1 = 算术/逻辑运算的结果为零;

0 = 算术/逻辑运算的结果非零.

Bit 1 DC: 辅助进位标志.

1 = 加法运算时低四位有进位, 或减法运算后没有向高四位借位;

0 = 加法运算时低四位没有进位, 或减法运算后有向高四位借位.

Bit 0 C: 进位标志.

1 = 加法运算后有进位、减法运算没有借位发生或移位后移出逻辑“1”;

0 = 加法运算后没有进位、减法运算有借位发生或移位后移出逻辑“0”.



3 系统时钟

3.1 系统时钟概述

JZ8M1613 由内置的 16MHz RC 震荡电路 (IHRC 16MHz) 作为系统时钟源 Fosc，内置低速时钟仅作为定时器时钟源。

3.1.1 OSCM寄存器

工作模式控制寄存器 OSCM

OBDRH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCM	-	-	-	STOP	-	STPH	-	STPL
读/写	-	-	-	RW	-	RW	-	RW
复位后	-	-	-	0	-	1	-	1

Bit 4 STOP: CPU 工作状态标志位

1 = CPU 停止工作

0 = CPU 正常工作，所有复位唤醒

Bit 2 STPH: 高频振荡器控制

1 = 休眠状态或低速模式下关闭高频振荡器

0 = 休眠状态或低速模式下高速振荡器仍然工作

Bit 0 STPL: 低频振荡器控制

1 = 休眠状态下低频振荡器停止工作

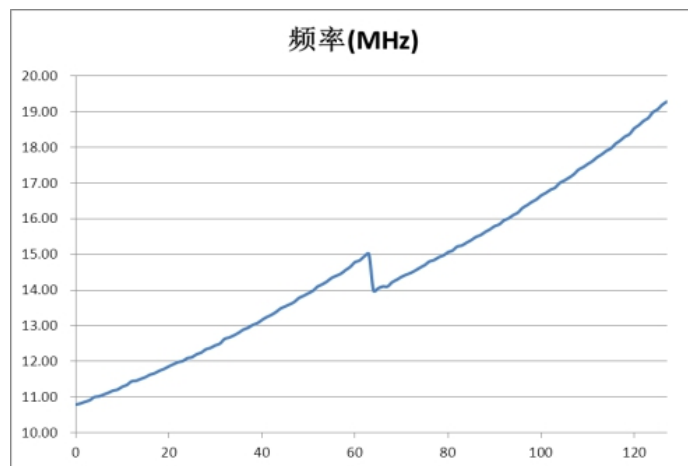
0 = 休眠状态下低频振荡器仍然工作

3.1.2 IRCCAL寄存器

1FCH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IRCCAL	-	IRCAL6	IRCCAL5	IRCCAL4	IRCCAL3	IRCCAL2	IRCCAL1	IRCCAL0
读/写	-	RW	RW	RW	RW	RW	RW	RW
复位后	-	X	X	X	X	X	X	X

内置的高频 RC 震荡电路在芯片上电后频率为校准过的 16MHz，但程序中可以通过特殊的流程来调整此频率以满足特定应用需求。

注：IRCCAL 寄存器地址为 1FCH，写 0FCH 是无效的。进入修改模式所用的寄存器地址为 1F9H，写 0F9H 是无效的。





4 中断

4.1 中断概述

JZ8M1613 有多路中断源: TC0/TC1, IOB 口电平变化, INT0/INT1, ADC。中断可以将系统从睡眠模式中唤醒, 在唤醒前, 中断请求被锁定。一旦程序进入中断, 寄存器 OPTION 的位 GIE 被硬件自动清零以避免响应其它中断。系统退出中断后, 硬件自动将 GIE 置“1”, 以响应下一个中断。设置 GIE 和中断控制寄存器 INTCR0/INTCR1 来使能中断, 查询 INTF0/INTF1 中断标志寄存器判断中断是否发生。

4.1.1 OPTION配置寄存器

0BCH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPTION	GIE	-	TO	PD	MINT11	MINT10	MINT01	MINT00
读/写	R/W	-	R	R	R/W	R/W	R/W	R/W
复位后	0	-	1	1	0	0	0	0

Bit 7 GIE: 全局中断控制位
 1 = 总中断使能 (RETIE 指令会将该位置 1)
 0 = 屏蔽所有中断 (响应中断后自动清零)

Bit[3:2] MINT1[1:0]: INT1 中断模式选择

00	上升沿中断
01	下降沿中断
1X	变化中断

Bit[1:0] MINT0[1:0]: INT0 中断模式选择

00	上升沿中断
01	下降沿中断
1X	变化中断

4.1.2 INTCR0 中断控制寄存器 0

0C4H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTCR0	-	ADIE	-	-	-	-	TC1IE	TC0IE
读/写	-	R/W	-	-	-	-	R/W	R/W
复位后	-	0	-	-	-	-	0	0

Bit 6 ADIE:
 1 = 使能 ADC 转换中断
 0 = 屏蔽 ADC 转换中断

Bit 1 TC1IE:
 1 = 使能 TC1 溢出中断
 0 = 屏蔽 TC1 溢出中断

Bit 0 TC0IE:
 1 = 使能 TC0 溢出中断
 0 = 屏蔽 TC0 溢出中断



4.1.3 INTF0 中断标志寄存器 0

0C5H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF0	-	ADIF	-	-	-	-	TC1IF	TC0IF
读/写	-	R/W	-	-	-	-	R/W	R/W
复位后	-	0	-	-	-	-	0	0

Bit 6 ADIF:
1 = 产生 ADC 转换中断
0 = 未产生 ADC 转换中断

Bit 1 TC1IF:
1 = 产生 TC1 溢出中断
0 = 未产生 TC1 溢出中断

Bit 0 TC0IF:
1 = 产生 TC0 溢出中断
0 = 未产生 TC0 溢出中断

4.1.4 INTCR1 中断控制寄存器 1

0C6H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTCR1	-	-	-	-	INT1IE	INT0IE	-	IOCHIE
读/写	-	-	-	-	R/W	RW	-	RW
复位后	-	-	-	-	0	0	-	0

Bit 3 INT1IE:
1 = 使能外部中断 1
0 = 屏蔽外部中断 1

Bit 2 INT0IE:
1 = 使能外部中断 0
0 = 屏蔽外部中断 0

Bit 0 IOCHIE:
1 = 使能端口变化中断
0 = 屏蔽端口变化中断

4.1.5 INTF1 中断标志寄存器 1

0C7H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF1	-	-	-	-	INT1IF	INT0IF	-	IOCHIF
读/写	-	-	-	-	R/W	RW	-	RW
复位后	-	-	-	-	0	0	-	0

Bit 3 INT1IF:
1 = 产生外部中断 1
0 = 未产生外部中断 1

Bit 2 INT0IF:
1 = 产生外部中断 0
0 = 未产生外部中断 0

Bit 0 IOCHIF:
1 = 对应输入端口状态发生变化
0: 对应输入端口状态未发生变化



5 端口

5.1 IOA端口

5.1.1 IOA数据寄存器

0C8H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOA	IOA7	IOA6	IOA5	IOA4	IOA3	IOA2	IOA1	IOA0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

5.1.2 IOA方向寄存器

0C9H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OEA	OEA7	OEA6	OEA5	OEA4	OEA3	OEA2	OEA1	OEA0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[7:0] OEA: A口输出使能
 1 = 输出
 0 = 输入

5.1.3 IOA上拉使能寄存器

0CAH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PUA	PUA7	PUA6	PUA5	PUA4	PUA3	PUA2	PUA1	PUA0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[7:0] PUA: A口上拉使能
 1 = 上拉使能
 0 = 上拉关闭

5.1.4 IOA端口模式控制寄存器

0CBH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ANSA	ANSA7	ANSA6	ANSA5	ANSA4	ANSA3	ANSA2	ANSA1	ANSA0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[7:0] ANSA: A口模式控制
 1 = 作为模拟端口 (IO 输入功能屏蔽)
 0 = 作为数字 IO 口

5.2 IOB端口

5.2.1 IOB数据寄存器

0CCH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOB	-	-	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
读/写	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位后	-	-	0	0	0	0	0	0



5.2.2 IOB方向寄存器

OCDH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OEB	-	-	OEB5	OEB4	OEB3	OEB2	OEB1	OEB0
读/写	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位后	-	-	0	0	0	0	0	0

Bit[7:0] OEB: B口输出使能

1 = 输出

0 = 输入

注: IOB[5]作为输出口的注意事项

(1) 需将 PUB5 置 1 才能输出高电平;

(2) IOB[5]输出的高电平是由上拉电阻提供的, 所以驱动能力弱;

(3) IOB[5]输出的低电平驱动能力比其他端口略弱一些, 输出低电平时内部电路会关闭上拉电阻;

5.2.3 IOB上拉使能/翻转点选择寄存器

OCEH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PUB	-	-	PUB5	PUB4	PUB3	PUB2	PUB1	PUB0
读/写	-	-	R/W	R/W	R/W	R/W	R/W	R/W
复位后	-	-	0	0	0	0	0	0

Bit[6:0] PUB: B口上拉使能

1 = 上拉使能

0 = 上拉关闭

5.2.4 IOB端口模式控制寄存器

OCFH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ANSB	-	-	-	ANSB4	ANSB3	ANSB2	ANSB1	ANSB0
读/写	-	-	-	R/W	R/W	R/W	R/W	R/W
复位后	-	-	-	0	0	0	0	0

Bit[2:0] ANSB: B口模式控制

1 = 作为模拟端口 (IO 输入功能屏蔽)

0 = 作为数字 IO 口

5.3 IO端口其他功能

5.3.1 IOB变化中断使能寄存器

OBFH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOICR	IOA6ICR	IOA5ICR	IOB5ICR	IOB4ICR	IOB3ICR	IOB2ICR	IOB1ICR	IOB0ICR
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[7:6] IOAnICR: A口变化中断使能

1 = 使能 B 口变化中断

0 = 关闭 B 口变化中断

Bit[5:0] IOBnICR: B口变化中断使能

1 = 使能 B 口变化中断

0 = 关闭 B 口变化中断



5.3.2 IOA/IOB下拉使能寄存器

0D7H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PDIO	PDA2	PDA1	PDA0	PDB4	PDB3	PDB2	PDB1	PDB0
读/写	RW	RW	RW	RW	R/W	R/W	R/W	R/W
复位后	0	1	0	0	0	0	0	0

Bit[7:5] PDA[2:0]: A口下拉使能

1 = 下拉使能

0 = 下拉关闭

Bit[4:0] PDB[4:0]: B口下拉使能

1 = 下拉使能

0 = 下拉关闭

5.3.3 IO弱驱动选择寄存器

0D5H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOLDS	A7LDS	A6LDS	A5LDS	A4LDS	B3LDS	B2LDS	B1LDS	B0LDS
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit[7:4] A[7:4]LDS: A[7:4]口弱驱动选择使能

1 = A口驱动为弱驱动

0 = A口驱动为普通驱动

Bit[3:0] B[3:0]LDS: B[3:0]口弱驱动选择使能

1 = B口驱动为弱驱动

0 = B口驱动为普通驱动

5.3.4 IO强驱动选择寄存器

0D6H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOHDS	LTS1	LTS0	-	A4HDS			B4HDS	B3HDS
读/写	R/W	R/W	-	R/W			R/W	R/W
复位后	0	0	0	0			0	0

Bit[7] LTS1: IOA[3]口翻转点选择

1 = 低翻转点

0 = 普通翻转点

Bit[6] LTS0: IOB[0]口翻转点选择

1 = 低翻转点

0 = 普通翻转点

Bit[4] A4HDS: IOA[4]口强驱动选择使能

1 = 驱动为强驱动(Source)

0 = 驱动为普通驱动

Bit[1] B4HDS: IOB[4]口强驱动选择使能

1 = 驱动为强驱动

0 = 驱动为普通驱动

Bit[0] B3HDS: IOB[3]口强驱动选择使能

1 = 驱动为强驱动

0 = 驱动为普通驱动



6 定时器 0/1 (TC0/1)

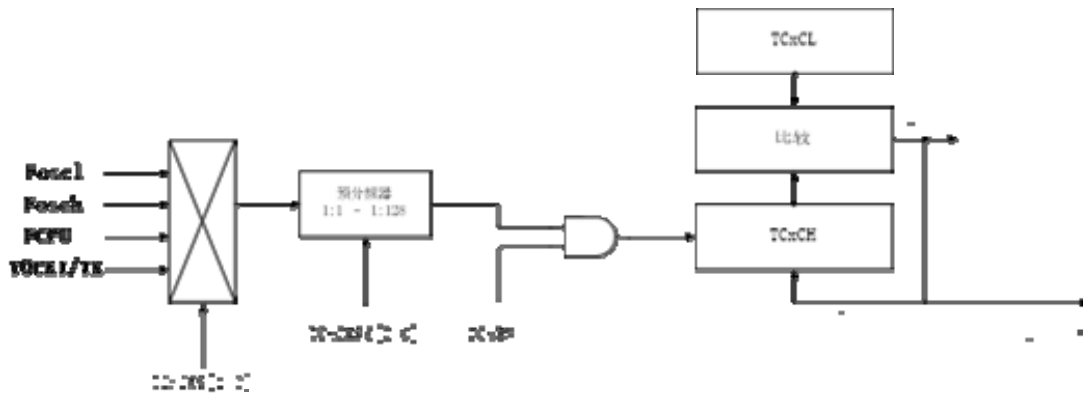
6.1 概述

JZ8M1613 TC0/TC1 为带有可设置 1:128 预分频器及周期寄存器的 8 位/16 位定时计数器，具有休眠状态下唤醒功能。

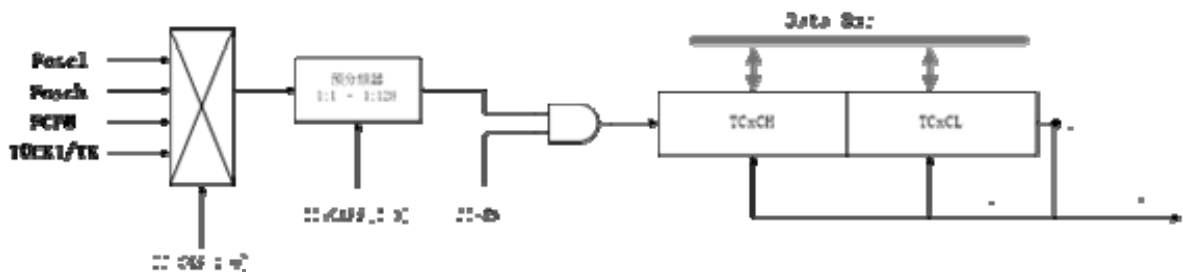
在 8 位模式下，TCxCL 作为 TCx 的周期寄存器，TCx 使能后，TCxCH 递加，当 TCxCH 与 TCxCL 数值相等时，TCx 溢出，将 TCxCH 清零重新开始计数，同时将中断标志位 TxIF 置 1。

在 16 位模式下，[TCxCH, TCxCL] 作为 16 位的计数器，TCx 使能后，16 位计数器递加，当计数值等于 0xFFFF 时，16 位计数器将清零重新开始计数，同时将中断标志位 TxIF 置 1。

- 可选择时钟源，高频系统时钟 Fosch、低频系统时钟 Foscl、指令时钟 Fcpu 和外部时钟 TOCKI
- 可选择 8 位模式和 16 位模式
- 8 位模式下，通过设置周期寄存器，可任意设置 TCx 的周期
- 预分频比多级可选，最大可选择 1:128
- 溢出中断功能
- 溢出中断唤醒功能（当输入频率选择 Foscl, Fosch 或 TOCKI 时，若所选择的时钟源振荡器一直工作，此时 TC0/TC1 在休眠状态下依然工作，溢出中断可唤醒 CPU）



8 位模式



16 位模式



6.1.1 TxCR控制寄存器

0E8H/0ECH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TOCR/T1CR	TCxEN	TCxMOD	-	TCxCKS1	TCxCKS0	TCxCKPS2	TCxCKPS1	TCxCKPS0
读/写	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit 7 TCxEN: TCx 模块使能位

1 = 使能 TCx

0 = 关闭 TCx

Bit 6 TCxMOD: TCx 模式选择位

1 = 16 位模式

0 = 8 位模式

Bit 5 未定义

Bit[4:3] TCxCKS: TCx 时钟源选择

TCOCS[1:0]	TC0 时钟源选择
00	Fosc1 (低频系统时钟)
01	FoscH (高频系统时钟)
10	Fcpu
11	T0cki (TK)

Bit[2:0] TCxCKPS[2:0]: TCx 预分频比选择

TCxCKPS[2:0]	TCx 预分频比
000	1:1
001	1:2
010	1:4
011	1:8
100	1:16
101	1:32
110	1:64
111	1:128

6.1.2 TCxCL TCx计数器低 8 位/周期寄存器

0E9H/0EDH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TCOCL/TC1CL	TCxCL7	TCxCL6	TCxCL5	TCxCL4	TCxCL3	TCxCL2	TCxCL1	TCxCL0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	x	x	X	x	x	x	x	x

6.1.3 TCxCH TCx计数器高位

0EAH/0EEH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TCOCH/TC1CH	TCxCH7	TCxCH6	TCxCH5	TCxCH4	TCxCH3	TCxCH2	TCxCH1	TCxCH0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	x	x	x	x	x	x	x	x



7 脉宽调制模块PWM0

7.1 概述

JZ8M1613 有 1 路 8 位分辨率的 PWM，时基可选择 TC0 或 TC1。

7.1.1 PWMxCR控制寄存器

0D8H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMOCR	PWMOEN	PWMOOE	-	-	-	PWMTBS	-	PWMOS
读/写	R/W	R/W	-	-	-	RW	-	RW
复位后	0	0	-	-	-	0	-	0

Bit 7 PWMOEN: PWM 模块使能位

1 = 使能 PWM

0 = 关闭 PWM

Bit 6 PWMOOE: PWM 波形输出使能位

1 = 端口输出 PWM 波形

0 = 端口用作 IO

Bit 2 PWMTBS: PWM 时基选择

1 = 定时器 1

0 = 定时器 0

Bit 0 PWMOS: PWM 波形输出 IO 口选择

1 = PWM 波形从 PWMOX 端口输出

0 = PWM 波形从 PWMO 端口输出

7.1.2 PWMOD数据寄存器

0D9H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMOD	PWMOD7	PWMOD6	PWMOD5	PWMOD4	PWMOD3	PWMOD2	PWMOD1	PWMOD0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0



8 脉宽调制模块PWM1

8.1 概述

JZ8M1613 有 1 路带有死区控制的 PWM，分辨率为 8+4 位。

- 8+4 位分辨率模式：设置为 8 位模式的 TCx 做为 PWM 时基，每 16 个 TCx 溢出周期组成一个完整 PWM 周期，4 位扩展位决定相应溢出周期内 PWM 输出波形为(脉宽+1)个计数值，得到等效平均的 12 位 PWM 分辨率效果
- 互补输出
- 死区控制

8.1.1 PWM1CR控制寄存器

ODCH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM1CR	PWM1EN	PWM1POE	PWM1NOE	PWM1PAS	PWM1NAS	PWM1TBS	PWM1S1	PWM1S0
读/写	R/W	R/W	R/W	R/W	R/W	DEADEN	RW	RW
复位后	0	0	0	0	0	0	1	1

Bit 7 PWM1EN: PWM 模块使能位

- 1 = 使能 PWM
- 0 = 关闭 PWM

Bit 6 PWM1POE: PWM 正相波形输出使能位

- 1 = 端口输出 PWM1P 波形
- 0 = 端口用作 IO

Bit 5 PWM1NOE: PWM 反相波形输出使能位

- 1 = 端口输出 PWM1N 波形
- 0 = 端口用作 IO

Bit 4 PWM1PAS: PWM1P 波形有效电平选择

- 1 = PWM1P 波形有效电平为低电平
- 0 = PWM1P 波形有效电平为高电平

Bit 3 PWM1NAS: PWM1N 波形有效电平选择

- 1 = PWM1N 波形有效电平为高电平
- 0 = PWM1N 波形有效电平为低电平

Bit 2 PWM1TBS: 时基选择

- 1 = 定时器 1
- 0 = 定时器 0

Bit[1:0] PWM1S[1:0]: PWM 输出端口选择

PWM1S[1:0]	PWM 输出端口
00	PWM1P/PWM1N
01	PWM1PX/PWM1NX
10	PWM1PY/PWM1NY
11	PWM1P/PWM1N 开漏



8.1.2 PWM1DH数据高位

ODDH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM1DH	PWM1D11	PWM1D10	PWM1D9	PWM1D8	PWM1D7	PWM1D6	PWM1D5	PWM1D4
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

8.1.3 PWM1DL数据低位

ODEH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM1DL	PWM1D3	PWM1D2	PWM1D1	PWM1D0	-	-	-	-
读/写	R/W	R/W	R/W	R/W	-	-	-	-
复位后	0	0	0	0	-	-	-	-

8.1.4 PWMDEADT PWM1 死区控制寄存器

ODFH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMDEADT	DEADTF3	DEADTF2	DEADTF1	DEADTF0	DEADTR3	DEADTR2	DEADTR1	DEADTR0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit [7:4] DEADTF[3:0]: 前死区宽度设置

DEADTF[3:0]	前死区时间设定
0000	无前死区
0001	前死区时间为 1*(时基时钟周期/2)
0011	前死区时间为 2*(时基时钟周期/2)
0010	前死区时间为 3*(时基时钟周期/2)
1010	前死区时间为 4*(时基时钟周期/2)
1011	前死区时间为 5*(时基时钟周期/2)
1001	前死区时间为 6*(时基时钟周期/2)
1101	前死区时间为 7*(时基时钟周期/2)
0101	前死区时间为 8*(时基时钟周期/2)
0100	前死区时间为 9*(时基时钟周期/2)
0110	前死区时间为 10*(时基时钟周期/2)
0111	前死区时间为 11*(时基时钟周期/2)
1111	前死区时间为 12*(时基时钟周期/2)
1110	前死区时间为 13*(时基时钟周期/2)
1100	前死区时间为 14*(时基时钟周期/2)
1000	前死区时间为 15*(时基时钟周期/2)

Bit [3:0] DEADTR[3:0]: 后死区宽度设置



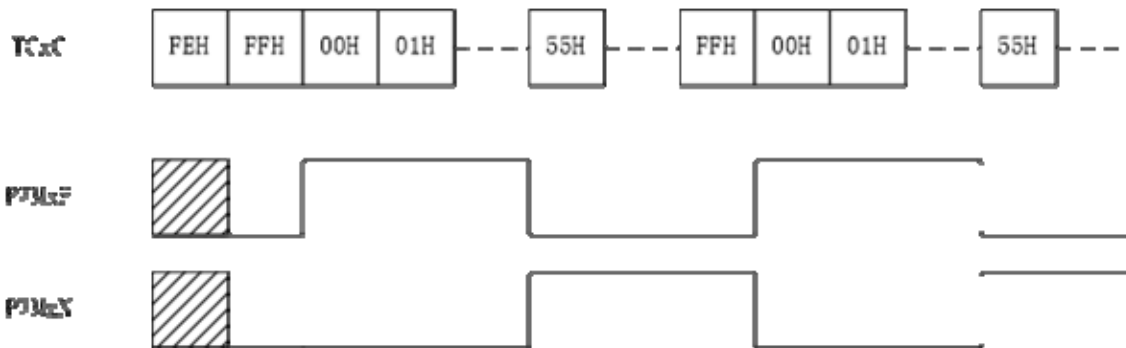
DEADTR[3:0]	后死区时间设定
0000	无后死区
0001	后死区时间为 1*(时基时钟周期/2)
0011	后死区时间为 2*(时基时钟周期/2)
0010	后死区时间为 3*(时基时钟周期/2)
1010	后死区时间为 4*(时基时钟周期/2)
1011	后死区时间为 5*(时基时钟周期/2)
1001	后死区时间为 6*(时基时钟周期/2)
1101	后死区时间为 7*(时基时钟周期/2)
0101	后死区时间为 8*(时基时钟周期/2)
0100	后死区时间为 9*(时基时钟周期/2)
0110	后死区时间为 10*(时基时钟周期/2)
0111	后死区时间为 11*(时基时钟周期/2)
1111	后死区时间为 12*(时基时钟周期/2)
1110	后死区时间为 13*(时基时钟周期/2)
1100	后死区时间为 14*(时基时钟周期/2)
1000	后死区时间为 15*(时基时钟周期/2)

注：时基时钟周期即 PWM 所选择的时钟源经预分频之后的时钟周期。

8.2 PWM输出波形示例

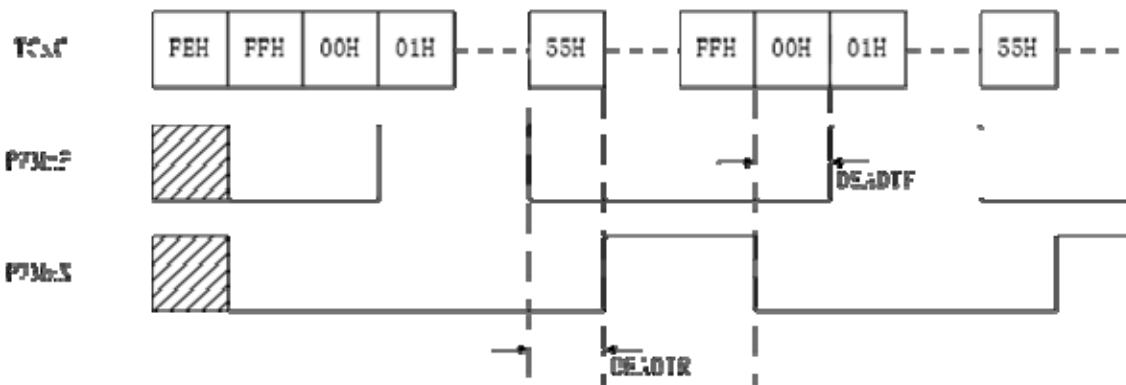
8.2.1 互补PWM输出

例：PWM1CR=11100000B PWM1DH=55H, PWM1DL=0H, DEADT=33H, TCOCL=FFH



8.2.2 带死区的互补PWM输出

例：PWM1CR=11100100B PWM1DH=55H, PWM1DL=0H, TCOCL=FFH





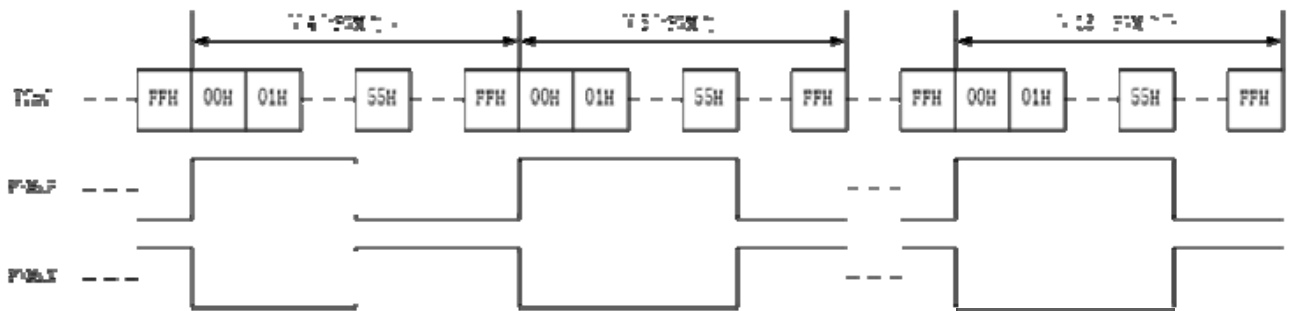
8.2.3 8+4 位分辨率模式

PWM1D[3:0]为4位扩展位，PWMD[11:4]决定PWM脉冲基础宽度。在每16个PWM周期循环中，扩展位中的有效位对应的PWM周期，输出的PWM脉冲宽度为(PWMD[11:4]+1)，而其余的PWM周期，输出的PWM脉冲宽度为(PWMD[11:4])，这样得到的PWM输出是等效的12位PWM分辨率效果。

PWM1D[3:0]	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
PWM1D3		●		●		●		●		●		●		●		●
PWM1D2			●				●				●				●	
PWM1D1					●								●			
PWM1D0									●							

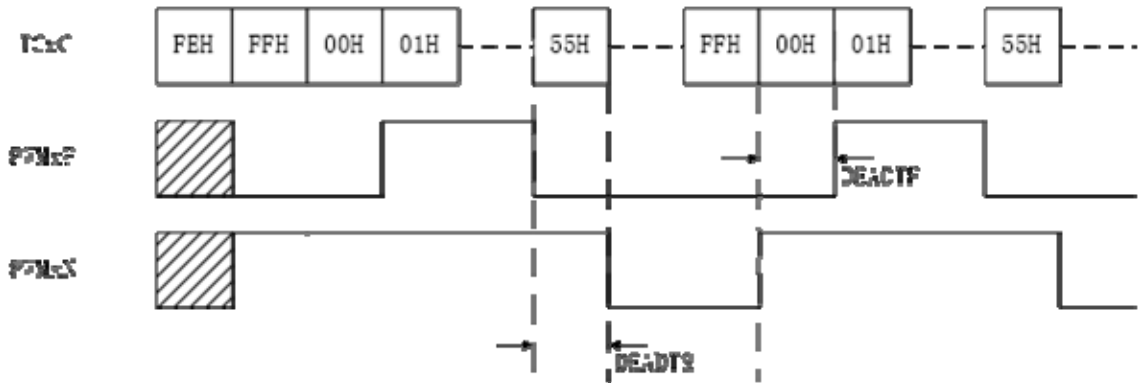
PWM1D[3:0]对应的扩展周期序号：

例：PWM1CR=11100000B PWM1DH=55H, PWM1DL=2H, TCOCL=FFH



8.2.4 有效电平选择

例：PWM1CR=11101100B PWM1DH=55H, PWM1DL=0H, TCOCL=FFH





9 模数转换器 (ADC)

9.1 概述

JZ8M1613 有一个 8 路外部通道 (AIN0~AIN7) 和 3 路内部通道 (VDD_DIV, VREF, GND) 的 12 位分辨率 A/D 转换器, 可以将模拟信号转换成 12 位数字信号。进行 AD 转换时, 首先要选择输入通道, 然后启动 AD 转换。转换结束后, 系统自动将 EOC 设置为“1”, 并将转换结果存入寄存器 ADH 和寄存器 ADL 中。

9.1.1 ADCON0 寄存器

0F4H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON0	ADENB	ADS	EOC	ADFM	CHS3	CHS2	CHS1	CHS0
读/写	R/W	R/W	R	R/W	RW	R/W	R/W	R/W
复位后	0	0	0	0	0	0	0	0

Bit 7 ADENB: ADC 使能控制位。

- 1 = 使能 ADC
- 0 = 关闭 ADC

Bit 6 ADS: ADC 启动位。

- 1 = 开始 (每次写入 1 将重新启动 ADC)。
- 0 = 停止, 转换完成自动清零

Bit 5 EOC: ADC 状态控制位。

- 1 = 转换结束, ADS 复位。
- 0 = 转换过程中;

Bit 4 ADFM: 数据格式选择位。

- 1 = ADRES = {ADH[3:0], ADL[7:0]}; ADH[7:4] = 0。
- 0 = ADRES = {ADH[7:0], ADL[7:4]}; ADL[3:0] = 0。

Bit[3:0] CHS[3:0]: ADC 输入通道选择位。

- [0000] ~ [0111] = AIN0~AIN7
- [1000] = VDD/4
- [1001] = 内建 VREF 基准电平
- [1010] 未定义
- [1011] = GND

注: 1) 若 ADENB = 1, 用户应设置 IOA.n/AINn 为无上拉电阻的输入模式。系统不会自动设置。若已经设置了 ANSEL.n, IOA.n/AINn 的数字 I/O 功能 (都是隔离开来的)。

9.1.2 ADCON1 寄存器

0F5H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON1	-	ADCKS2	ADCKS1	ADCKS0	VREMS1	VREMS0	VHS1	VHS0
读/写	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位后	-	0	0	0	0	0	0	0

Bit[6:4] ADCKS[2:0]: ADC 时钟源选择位。

ADCKS[2:0]	ADC 时钟源选择
000	Fcpu
001	Fcpu/2



010	Fcpu/4
011	Fcpu/8
100	Fcpu/16
101	Fcpu/32
110	Fcpu/64
111	

Bit[3:2] VREMS[1:0]: ADC 参考电压模式选择位。

VREMS[1:0]	ADC 参考电压模式
00	VDD
01	内部参考电压
10	外部参考电压
11	内部参考与外部参考连接

Bit[1:0] VHS[1:0]: ADC 内建基准电平选择位。

VREMS[1:0]	内建 VREF 基准电平
00	关闭内部参考
01	2.0V
10	3.0V
11	4.0V

注：1) 若由 VHS[1:0]控制选择的内部 VREF 电平高于 VDD，内部 VREF 为 VDD。

例：VHS[1:0] = 11 (内部 VREF = 4.0V)，VDD = 3.0V，则实际内部 VREF = 3.0V。

9.1.3 ADCON2 寄存器

0F3H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON2	-	-	-	-	ADVOS3	ADVOS2	ADVOS1	ADVOS0
读/写	-	-	-	-	R/W	R/W	R/W	R/W
复位后	-	-	-	-	0	0	0	0

Bit[3:0] ADVOS[3:0]: ADC 失调补偿寄存器

9.1.4 ADH ADC数据高位

0F6H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADH	-	-	-	-	-	-	-	-
读/写	R	R	R	R	R	R	R	R
复位后	X	X	X	X	X	X	X	X

9.1.5 ADL ADC数据低位

0F7H	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADL	-	-	-	-	-	-	-	-
读/写	R	R	R	R	R	R	R	R
复位后	X	X	X	X	X	X	X	X

注：ADH/ADL 的数据格式与 ADM 相关，当 ADFM=1 时，ADH[7:4]=0, ADH[3:0] 存放高四位数据，ADL[7:0] 存放低 8 位数据；当 ADFM=0 时，ADH[7:0] 存放高 8 位数据，ADL[7:4] 存放低 4 位数据，AD:[3:0] = 0

9.1.6 AD转换时间

12 位 AD 转换时间 = 1/(ADC clock)*16 sec.



10 看门狗（WDT）

10.1 概述

看门狗定时器的时钟为内部独立 RC 时钟。

配置字 WDTEN 设置看门狗定时器的三种工作状态：

- (1) 始终使能：在 STOP 模式下仍然工作，溢出可唤醒 STOP
- (2) STOP 下关闭
- (3) 始终关闭

配置字 TWDTEN 设置看门狗的四种溢出时间：4.5ms、18ms、72ms 或 288ms。

10.1.1 OPTION 配置寄存器

OBCH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPTION	GIE	-	TO	PD	MINT11	MINT10	MINT01	MINT00
读/写	R/W	-	R	R	R/W	R/W	R/W	R/W
复位后	0	-	1	1	0	0	0	0

Bit.5 TO: 超时位
1 = 上电复位或清除 WDT
0 = WDT 发生溢出

Bit.4 PD: 掉电位
1 = 上电复位或清除 WDT
0 = 进入休眠模式

10.1.2 WDTC看门狗控制寄存器

OBEH	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTC	WDTC7	WDTC6	WDTC5	WDTC4	WDTC3	WDTC2	WDTC1	WDTC0
读/写	W(*)	W(*)	W(*)	W(*)	W(*)	W(*)	W(*)	W(*)
复位后	-	-	-	-	-	-	-	-

- (*) [1] WDTC 写入 0x5A 将清除 WDT 定时器，写入其他值无效。
[2] CLRWDT 指令也可清除 WDT 定时器。



11 芯片配置字 (OPTION BIT)

烧录选项	内容		说明
FCPU	2T (LVR 设置值需高于 3.5V)		系统时钟频率选择
	4T (LVR 设置值需高于 2.2V)		
	8T (LVR 设置值需高于 2.0V)		
	16T (LVR 设置值需高于 1.8V)		
	32T		
	64T		
	128T		
	256T		
VLVRS	LVR=1.4V	LVR=2.2V	系统高速运行时, 请选择相应较高的 LVR 电压, 以保证系统的可靠性
	LVR=1.5V	LVR=2.3V	
	LVR=1.6V	LVR=2.4V	
	LVR=1.7V	LVR=2.5V	
	LVR=1.8V	LVR=3.5V	
	LVR=1.9V	LVR=3.6V	
	LVR=2.0V	LVR=3.7V	
	LVR=2.1V	LVR=3.8V	
WDTEN	始终开启看门狗		
	休眠模式下关闭看门狗		
	始终关闭看门狗		
WDTT	WDT 溢出时间=4.5mS		VDD=5V 典型值
	WDT 溢出时间=18mS		
	WDT 溢出时间=72mS		
	WDT 溢出时间=288mS		
MCLRE	使能外部复位, 对应管脚作为复位脚		
	屏蔽外部复位, 对应管脚作为输入脚		
RDPIN	Read From Pin		
	Read From Register		
CP	屏蔽代码保护功能		
	使能代码保护功能		



12 电性参数

12.1 极限参数

储存温度	-50℃~125℃
工作温度	-40℃~85℃
电源供应电压	VSS-0.3V~VSS+6.0V
端口输入电压	VSS-0.3V~VDD+0.3V

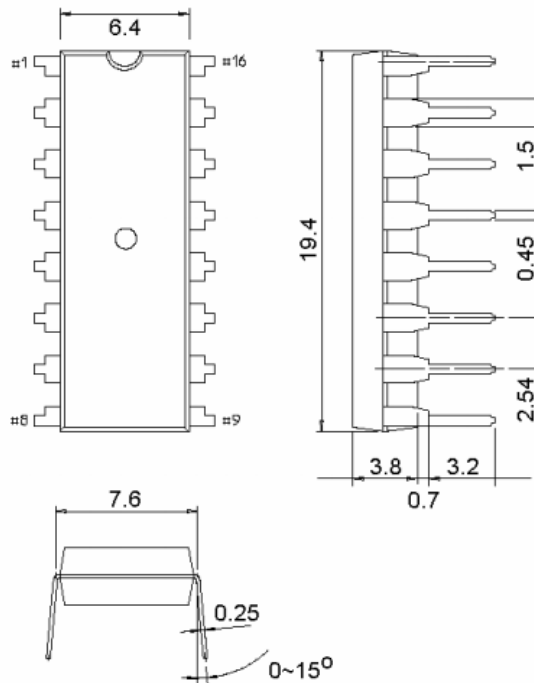
12.2 直流特性

符号	参数	测试条件		最小值	典型值	最大值	单位
		VDD	条件 (常温 25℃)				
VDD	工作电压	—	Fosc = 16MHz, 8T	1.8		5.5	V
IDD1	工作电流 1	3V	Fosc = 16MHz, 16T, 无负载,		1.0		mA
		5V			1.5		mA
ISP1	静态电流	3V	休眠模式, WDT 使能, 无负载		3		uA
		5V			12		uA
ISP2	静态电流	3V	休眠模式, WDT 禁止, 无负载			1	uA
		5V				1	uA
VIL1	输入低电平		有施密特			0.2VDD	
VIH1	输入高电平		有施密特	0.8VDD			
IPH	上拉电阻	5V	输入到 GND		TBD		uA
		3V	输入到 GND		TBD		
IOL1	输出灌电流	5V	输出口, Vout=VSS+0.6V		5		mA
		3V				5	
IOH1	输出拉电流	5V	输出口, Vout=VDD-0.6V	—	5	—	mA
		3V				5	
IOL2	强输出灌电流	5V	输出口B3/B4, Vout=VSS+0.6V	—	120	—	mA
		3V				100	
IOH2	强输出拉电流	5V	输出口B3/B4, Vout=VDD-0.6V	—	60	—	mA
		3V				60	

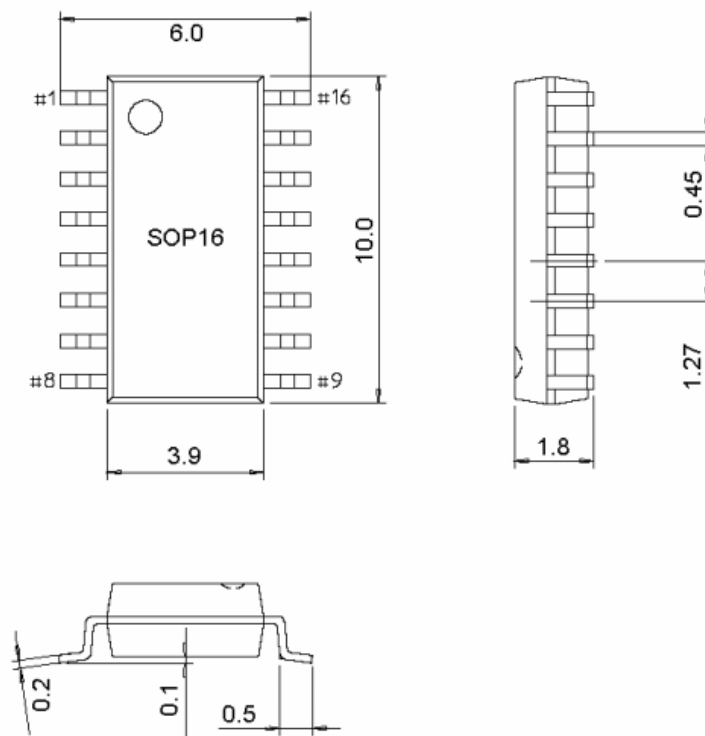


13 封装尺寸信息

13.1 16PIN封装尺寸



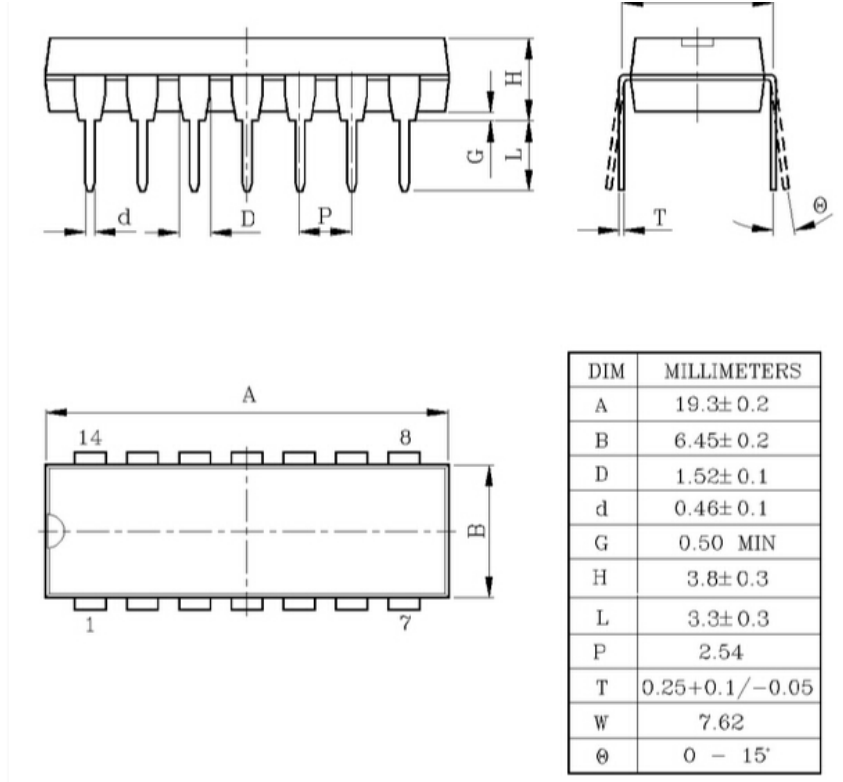
DIP16 封装尺寸



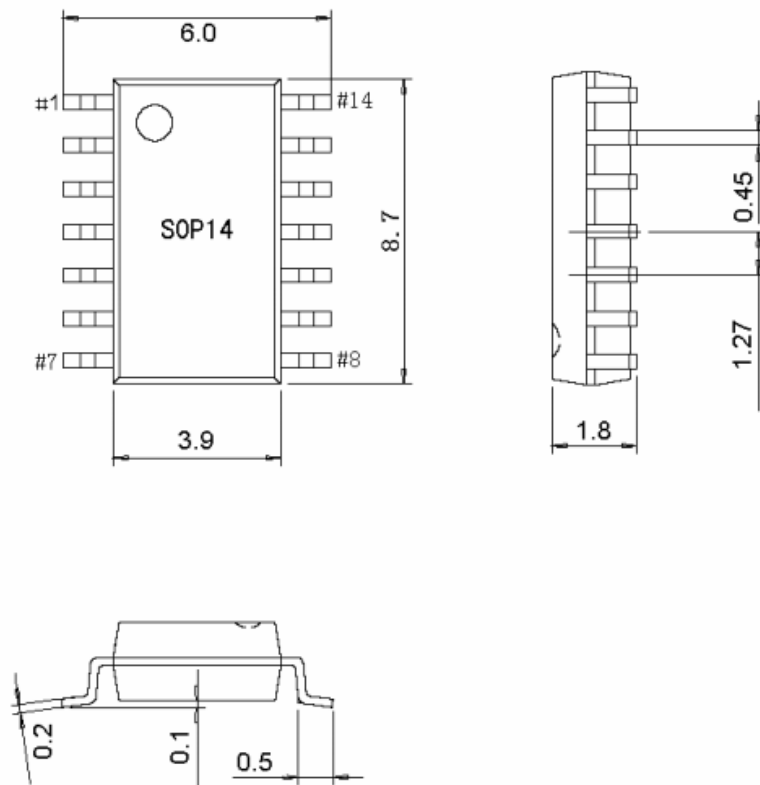
SOP16 封装尺寸



13.2 14PIN封装尺寸



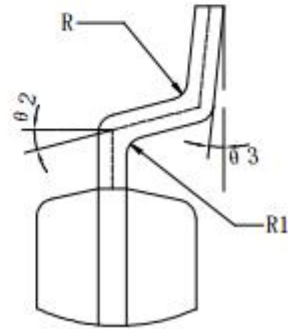
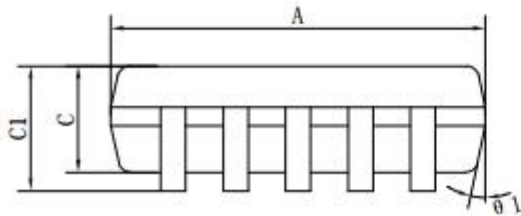
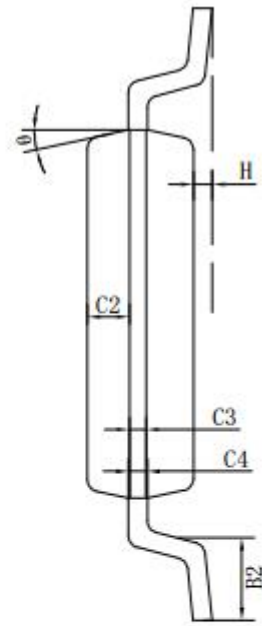
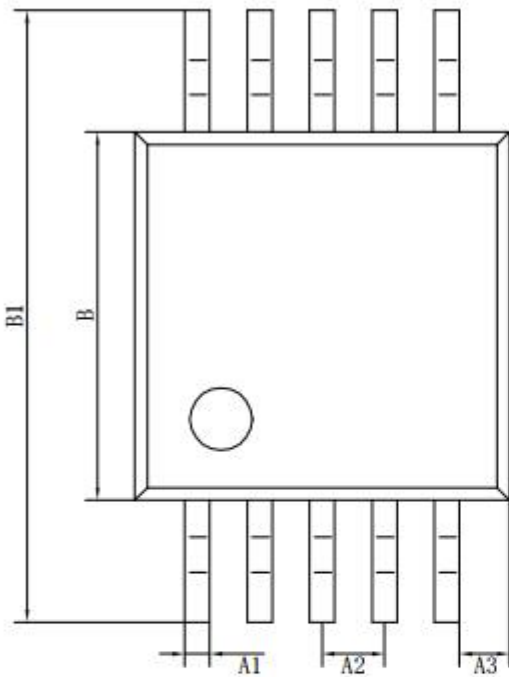
DIP14 封装尺寸



SOP14 封装尺寸



13.3 10PIN封装尺寸

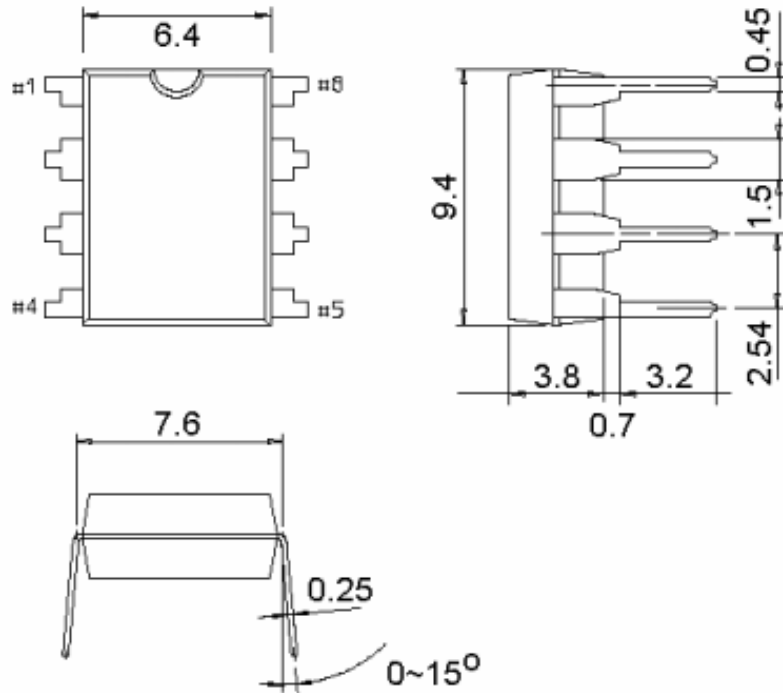


标注	尺寸	最小(mm)	最大(mm)	标注	尺寸	最小(mm)	最大(mm)
A		2.90	3.10	C3		0.152	
A1		0.18	0.25	C4		0.15	0.23
A2		0.50TYP		H		0.00	0.09
A3		0.40TYP		θ		15° TYP4	
B		2.90	3.10	θ 1		12° TYP4	
B1		4.70	5.10	θ 2		14° TYP	
B2		0.45	0.75	θ 3		0° ~ 6°	
C		0.75	0.95	R		0.15TYP	
C1		--	1.10	R1		0.15TYP	
C2		0.328TYP					

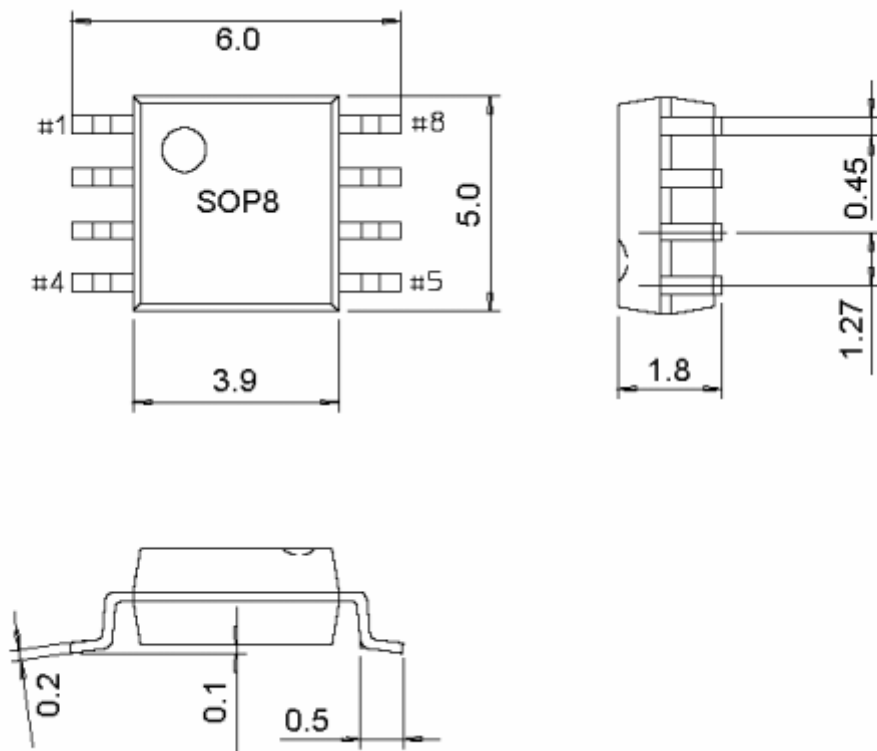
* 注EMSOP10产品共用此图所有数据，Die pad exposure大小是根据引线框架设计。



13.4 8PIN封装尺寸



DIP8 封装尺寸



SOP8 封装尺寸